

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

DIALOG(R)File 352:Derwent WPI  
(c) 2000 Derwent Info Ltd. All rts. reserv.

010997370 \*\*Image available\*\*

WPI Acc No: 1996-494319/199649

Related WPI Acc No: 1996-491206

XRPX Acc No: N96-416840

Passive or active matrix type LCD device mfg method - involves using gas containing halogen to remove support substrates on which first and second semiconductor ICs are formed through peeling layers of first and second substrates

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEME )

Inventor: ARAI Y; NAKAJIMA S; TAKEMURA Y; YAMAZAKI S

Number of Countries: 002 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8254686	A	19961001	JP 9586457	A	19950316	199649 B
US 5757456	A	19980526	US 96611336	A	19960308	199828
US 6118502	A	20000912	US 96611336	A	19960308	200046
			US 9862873	A	19980420	

Priority Applications (No Type Date): JP 9586457 A 19950316; JP 9579708 A 19950310

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 8254686	A	11	G02F-001/133	
US 5757456	A		G02F-001/1343	
US 6118502	A		G02F-001/1343	Cont of application US 96611336 Cont of patent US 5757456

Abstract (Basic): JP 8254686 A

The method involves performing first electric wiring of multiple transparent electric conduction films formed on a first substrate. A first TFT and a first semiconductor IC are mounted on the first substrate. A second electric wiring of multiple transparent electric conduction films formed on a second substrate is carried out. A second TFT and second semiconductor IC are mounted on the second substrate.

The first and second substrates are arranged so that first and second electric wirings oppose each other. The first and second semiconductor ICs are formed on the support substrates through a peeling layer of the first and second substrates. The peeling layer is removed by processing with the gas consisting of halogen. The support substrates are then removed.

ADVANTAGE - Enables use of light plastic substrates and strong shock proof material. Enables reduction of area of driver circuit. Increases degrees of freedom of arrangement of display device. Enables simplification and improvement in carrying nature application range and industrial work of display device.

Dwg. 1/6

Title Terms: PASSIVE; ACTIVE; MATRIX; TYPE; LCD; DEVICE; MANUFACTURE;

METHOD; GAS; CONTAIN; HALOGEN; REMOVE; SUPPORT; SUBSTRATE; FIRST; SECOND;  
SEMICONDUCTOR; FORMING; THROUGH; PEEL; LAYER; FIRST; SECOND; SUBSTRATE

Derwent Class: P81; U11; U14

International Patent Class (Main): G02F-001/133; G02F-001/1343

International Patent Class (Additional): G02F-001/1345; G02F-001/136

File Segment: EPI; EngPI

DIALOG(R)File 347:JAP10  
(c) 2000 JPO & JAP10. All rts. reserv.

05299186 \*\*Image available\*\*

PRODUCTION OF DISPLAY DEVICE

PUB. NO. : 08-254686 [JP 8254686 A]

PUBLISHED: October 01, 1996 (19961001)

INVENTOR(s): YAMAZAKI SHUNPEI

TAKEMURA YASUHIKO

NAKAJIMA SETSUO

ARAI YASUYUKI

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company or Corporation), JP (Japan)

APPL. NO. : 07-086457 [JP 9586457]

FILED: March 16, 1995 (19950316)

INTL CLASS: [6] G02F-001/133; G02F-001/136

JAP10 CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAP10 KEYWORD: R002 (LASERS); R004 (PLASMA); R011 (LIQUID CRYSTALS); R096 (ELECTRONIC MATERIALS -- Glass Conductors); R119 (CHEMISTRY -- Heat Resistant Resins); R125 (CHEMISTRY -- Polycarbonate Resins)

ABSTRACT

PURPOSE: To provide a packaging method for driver circuits which are small in occupying area of a passive matrix type or active matrix type electro-optical display device (for example, liquid crystal display device).

CONSTITUTION: The circuits (stick crystal) of nearly the same length as the length of one side of a matrix 8 are formed as the driver circuits 7 on a supporting substrate. These circuits 7 are adhered onto a display device substrate 1 and the terminals of the circuits are connected to the terminals of the display device and thereafter, the circuits are treated in gas containing halogen, by which the supporting substrate of the driver circuits 7 is removed. As a result, the circuits of the extremely simple constitution without having the turning around area of wirings which is heretofore needed by a TAB method and COG method are formed. More particularly, the driver circuits 7 are formed on the large area substrate 1 consisting of glass, etc., in this embodiment. Further, the display device may be formed on a material, such as plastic substrate, which is light and is highly resistant to impact. The display device having excellent portability is thereby obtained

?

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-254686

(43)公開日 平成8年(1996)10月1日

(51) Int.Cl. <sup>*</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 02 F 1/133	550		G 02 F 1/133	550
1/136	500		1/136	500

審査請求 未請求 請求項の数4 FD (全11頁)

(21)出願番号 特願平7-86457

(22)出願日 平成7年(1995)3月16日

(71)出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地  
(72)発明者 山崎 舜平  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
(72)発明者 竹村 保彦  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
(72)発明者 中嶋 順男  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

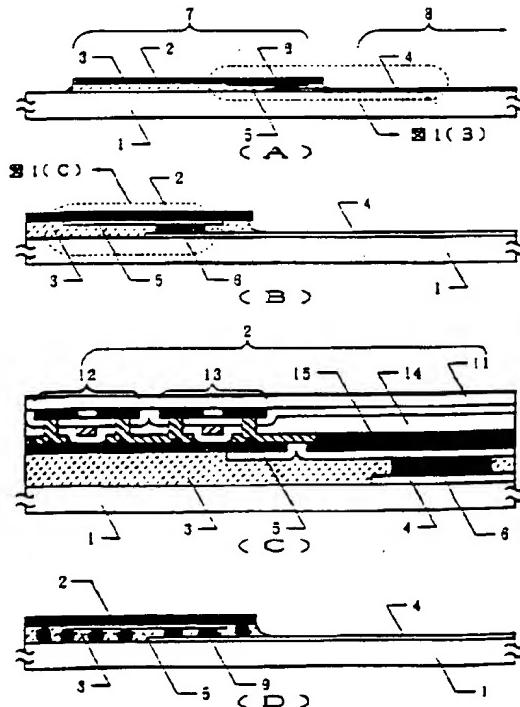
最終頁に続く

(54)【発明の名称】 表示装置の作製方法

(57)【要約】

【目的】 パッシブマトリクス型もしくはアクティブマトリクス型電気光学表示装置(例えば、液晶表示装置)において、専有面積の小さいドライバー回路の実装方法を提供する。

【構成】 ドライバー回路として、マトリクスの1辺とほぼ同じ長さの回路(スティック・クリスタル)を支持基板上に作製し、該回路を表示装置基板に接着して、回路の端子を表示装置の端子と接続した後、ハロゲンを含む気体中で処理することで、ドライバー回路の支持基板を除去する。かくすることにより、従来のTAB法やCOG法によって必要とされていた、配線の引き回し面積がない、非常に単純な構成の回路を形成できる。特に、本発明は、ドライバー回路をガラス等の大面積基板上に形成する。さらに、表示装置をプラスチック基板のように、軽く、耐衝撃性の強い材料上に形成することも可能で、よって、携行性の優れた表示装置が得られる。



## 【特許請求の範囲】

【請求項1】 第1の基板上に形成された、第1の方向に延びる複数の透明導電膜の第1の電気配線と、該第1の電気配線に接続され、薄膜トランジスタを有し、前記第1の方向に概略垂直な第2の方向に延びる第1の半導体集積回路と、第2の基板上に形成された、第2の方向に延びる複数の透明導電膜の第2の電気配線と、該第2の電気配線に接続され、薄膜トランジスタを有し、前記第1の方向に延びる第2の半導体集積回路と、を有し、前記第1の電気配線と第2の電気配線が対向するように基板が配置された表示装置の作製方法において、剥離層を介して支持基板上に形成された前記第1および第2の半導体集積回路を、前記第1および第2の基板に、それぞれ、接着する工程と、ハニゲンを含む気体によって、処理することにより前記剥離層を除去することにより、前記第1および第2の半導体集積回路を各支持基板から剥離する工程とを有することを特徴とする表示装置の作製方法。

【請求項2】 第1の基板上に形成された、第1の方向に延びる複数の第1の電気配線と、該第1の電気配線に接続され、薄膜トランジスタを有し、前記第1の方向に概略垂直な第2の方向に延びる第1の半導体集積回路と、第1の基板上に形成された、第2の方向に延びる複数の第2の電気配線と、該第2の電気配線に接続され、薄膜トランジスタを有し、前記第1の方向に延びる第2の半導体集積回路と、表面に透明導電膜を有する第2の基板と、を有し、前記第1の基板の第1および第2の電気配線と、前記第2の基板の透明導電膜とが対向するよう基板が配置された表示装置の作製方法において、剥離層を介して支持基板上に形成された前記第1および第2の半導体集積回路を前記第1の基板に接着する工程と、ハニゲンを含む気体によって、処理することにより前記剥離層を除去することにより、前記第1および第2の半導体集積回路を各支持基板から剥離する工程とを有することを特徴とする表示装置の作製方法。

【請求項3】 請求項1または請求項2において、剥離層はシリコンを主成分とする半導体で形成され、ハニゲンを含む気体には、少なくとも、三フッ化塩素が含まれていることを特徴とする表示装置の作製方法。

【請求項4】 請求項1乃至請求項3において、少なくとも第1の基板がプラスチックであることを特徴とする表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、液晶表示装置等のパッ

シブマトリクス型もしくはアクティブマトリクス型の表示装置に関し、特に、表示画面の周辺に取り付ける半導体集積回路を効果的に実装する方法であり、プラスチックフィルム等の薄型の基板にも実装可能な、表示装置の作製方法に関する。

## 【0002】

【従来の技術】 マトリクス型の表示装置としては、パッシブマトリクス型とアクティブマトリクス型の構造が知られている。パッシブマトリクス型では、第1の基板上に透明導電膜等でできた多数の短冊型の電気配線（ロー配線）をある方向に形成し、第2の基板上には、前記第1の基板上の電気配線とは概略垂直な方向に同様な短冊型の電気配線（カラム配線）を形成する。そして、両基板上の電気配線が対向するよう基板を配置する。

【0003】 基板間に液晶材料のように電圧・電流等によって、透光性、光反射・散乱性の変化する電気光学材料を設けておけば、第1の基板の任意のロー配線と第2の基板の任意のカラム配線との間に電圧・電流等を印加すれば、その交差する部分の透光性、光反射・散乱性等を選択できる。このようにして、マトリクス表示が可能となる。

【0004】 アクティブマトリクス型では、第1の基板上に多層配線技術を用いて、ロー配線とカラム配線とを形成し、この配線の交差する部分に画素電極を設け、画素電極には薄膜トランジスタ（TFT）等のアクティブ素子を設けて、画素電極の電位や電流を制御する構造とする。また、第2の基板上にも透明導電膜を設け、第1の基板の画素電極と、第2の基板の透明導電膜とが対向するよう基板を配置する。

【0005】 通常、これらの表示装置は、ガラスが基板として用いられた。パッシブマトリクス型では、基板上に透明導電膜を形成し、これをニッティングして、ロー・カラム配線パターンを形成する以外には特に複雑なプロセスのないため、プラスチックを基板とすることも可能であった。一方、比較的、高温の成膜工程を有し、また、ナトリウム等の可動イオンを避ける必要のあるアクティブマトリクス型では、基板としてアルカリ濃度の極めて低いガラス基板を用いる必要があった。

## 【0006】

【発明の解決しようとする課題】 いずれにせよ、従来のマトリクス型表示装置においては、特殊なもの以外は、マトリクスを駆動するための半導体集積回路（周辺駆動回路、もしくは、ドライバー回路という）を取り付ける必要があった。従来は、これは、テープ自動ボンディング（TAB）法やチップ・オン・グラス（COG）法によってなされてきた。しかしながら、マトリクスの規模は数100行にも及ぶ大規模なものであるので、集積回路の端子も非常に多く、対するドライバー回路は、長方形形状のICパッケージや半導体チップであるため、これらの端子を基板上の電気配線と接続するために配線を引

き回す必要から、表示画面に比して、周辺部分の面積が無視できないほど大きくなつた。

【0007】この問題を解決する方法として、特開平7-14880には、ドライバー回路を、マトリクスの1辺とほぼ同じ程度の細長い基板（スティック、もしくは、スティック・クリスタルという）上に形成し、これをマトリクスの端子部に接続するという方法が開示されている。ドライバー回路としては、幅2mmほど程度で十分であることにより、このような配置が可能となる。このため、基板のほとんどを表示画面とすることができる。

【0008】しかしながら、スティック・クリスタルに関しては、ドライバー回路の基板の厚さが、表示装置全体の小型化に支障をきたした。例えば、表示装置をより薄くする必要から基板の厚さを0.3mmとすることは、基板の種類や工程を最適化することにより可能である。しかし、スティック・クリスタルの厚さは、製造工程で必要とされる強度から0.5mm以下とすることは困難であり、結果として、基板を張り合わせたときに、0.2mm以上もスティック・クリスタルが出ることとなる。

【0009】さらに、スティック・クリスタルと表示装置の基板の種類が異なると、熱膨張の違い等の理由により、回路に欠陥が生じることがあった。特に、表示装置の基板として、プラスチック基板を用いると、この問題が顕著であった。なぜならば、スティック・クリスタルの基板としては、プラスチックを用いることは、耐熱性の観点から、実質的に不可能なためである。

【0010】また、この問題を解決するための他の方法として、TFTを有する半導体集積回路を他の支持基板上に形成し、これを剥離して、他の基板に接着する方法や、または、他の基板に接着した後、元の支持基板を除去する方法が知られている。これは、一般にはシリニン・オン・インシュレーター（SOI）の技術として知られている。しかし、この技術では半導体集積回路は、支持基板のサイズで規定されてしまい、例えば、表示素子の大面積化には十分対応できないことは明らかであった。

【0011】さらに、支持基板を除去するに際して、半導体集積回路に損傷を与えることが多く、よって、歩留りが低下することも問題であった。本発明は、このような問題点を解決し、表示装置のより一層の小型・軽量化を実現せしめ、かつ、高い歩留りを達成するための、表示装置の作製方法を提供することを目的とする。

#### 【0012】

【課題を解決するための手段】本発明は、表示装置の基板上に、スティック・クリスタルと同等な半導体集積回路を機械的に接着し、かつ、電気的な接続を完了したのち、該スティック・クリスタルの支持基板のみを除去することによって、ドライバー回路部分の薄型化を実施することを特徴とする。このような構造では、基板の熱膨

張による変形応力は、回路全般に均一にかかり、したがって、特定の箇所にのみ応力が集中して、欠陥が発生するということは避けられる。

【0013】この場合、最も高い技術が要求されるのは支持基板を除去し、半導体集積回路を剥離する方法である。本発明では、前記支持基板から半導体集積回路を剥離するに際し、ハロゲン、特に、フッ化ハロゲン、を含む気体を用いることを特色とする。フッ化ハロゲンとは、化学式 $X F_n$ （Xはフッ素以外のハロゲン、nは整数）で示される物質であり、例えば、一フッ化塩素（CI F）、三フッ化塩素（CI F<sub>3</sub>）、一フッ化臭素（Br F）、三フッ化臭素（Br F<sub>3</sub>）、一フッ化沃素（IF）、三フッ化沃素（IF<sub>3</sub>）等が知られている。

【0014】フッ化ハロゲンは、シリニンを非プラズマ状態でもニッティングするが、酸化珪素は全くニッティングしないという特徴を有する。プラズマを用いる必要がないということは、プラズマダメージによる回路の破壊がなく、よって歩留り向上に効果的である。さらに、酸化珪素とシリニンとのニッティングの選択性が極めて高いことも、回路や素子を破壊しないという意味で有益である。

【0015】本発明においては、支持基板上にシリニンを主成分とする剥離層を形成し、その上に、酸化珪素によって被覆された半導体集積回路を形成する。シリニンは、前記したようにフッ化ハロゲンにより、プラズマを用いないでもニッティングされるが、その他のハロゲンを有する気体、例えば、四フッ化炭素（CF<sub>4</sub>）や三フッ化窒素（NF<sub>3</sub>）等も、プラズマ状態になるとシリニンをニッティングするので、本発明に用いることができる。したがって、支持基板をフッ化ハロゲン等のハロゲンを有する気体中、もしくはプラズマ中に置くことにより、支持基板の剥離層をニッティングし、よって半導体集積回路を剥離することができる。

【0016】本発明によって作製されるべき表示装置は、電気配線と、これに電気的に接続され、TFTを有する細長い半導体集積回路を有する第1の基板の電気配線の形成された面に対して、表面に透明導電膜を有する第2の基板の透明導電膜を対向させた構造を有し、特開平7-14880のスティック・クリスタルと同様、前記半導体集積回路は、表示装置の表示面（すなわち、マトリクス）の1辺の長さに概略等しい、そして、この半導体集積回路は、他の支持基板上に作製されたものを、前記したように、ハロゲンを有する気体を用いて剥離して、前記第1の基板に装着する方法である。

【0017】特に、パッシブマトリクス型の場合には、第1の方向に延びる複数の透明導電膜の第1の電気配線と、これに接続され、TFTを有し、第1の方向に概略垂直な第2の方向に延びる細長い第1の半導体集積回路とを有する第1の基板と、第2の方向に延びる複数の透明導電膜の第2の電気配線と、これに接続され、TFT

を有し、前記第1の方向に延びる第2の半導体集積回路とを有する第2の基板とを、第1の電気配線と第2の電気配線が対向するように配置した表示装置で、第1および第2の半導体集積回路は他の支持基板上に作製されたものを剥離して、それぞれの基板に装着する。

【0018】また、アクティブマトリクス型の場合には、第1の方向に延びる複数の第1の電気配線と、これに接続され、TFTを有し、第1の方向に概略垂直な第2の方向に延びる第1の半導体集積回路と、第2の方向に延びる複数の第2の電気配線と、これに接続され、TFTを有し、第1の方向に延びる第2の半導体集積回路とを有する第1の基板を表面に透明導電膜を有する第2の基板に、第1の基板の第1および第2の電気配線と、第2の基板の透明導電膜とが、対向するように、配置させた表示装置で、第1および第2の半導体集積回路は他の支持基板上に作製されたものを剥離して、第1の基板に装着する。

【0019】本発明によって作製された表示装置の断面の例を示すと、図1のようになる。図1(A)は、比較的小さな倍率で見たものである。図の左側は、半導体集積回路の設けられたドライバー回路部7を、また、右側は、マトリクス部8を示す。基板1上には透明導電膜等の材料でできた電気配線4のパターンを形成し、さらに、金のような材料で突起物(バンプ)6を設ける。一方、半導体集積回路2は、実質的にTFTと同程度の厚さのもので、これには、接続部分に導電性酸化物のように、酸化によって接触抵抗の変動しない材料によって、電極5を設けておき、これをバンプ6に接触させる。そして、機械的に固定するために、半導体集積回路2と基板1の間には、樹脂3を封入する。(図1(A))

【0020】図1(A)のうち、点線で囲まれた接続部を拡大したのが、図1(B)である。符号は、図1(A)と同じ物を示す。さらに、図1(B)の点線で囲まれた部分を拡大したのが、図1(C)である。すなわち、半導体集積回路は、Nチャネル型TFT(12)とPチャネル型TFT(13)が、下地絶縁膜11、層間絶縁物14、あるいは、窒化珪素等のパッシバーション膜15で挟まれた構造となる。(図1(B)、図1(C))

【0021】通常、半導体集積回路を形成する際の下地膜11としては酸化珪素を用いるが、それだけでは、耐湿性等が劣るので、別途、パッシバーション膜をその上に設けなければならないが、図3に示すように、半導体回路とその接続部の厚さが液晶の基板間厚さよりも薄ければ、対向基板16を回路の上に重ねることも可能である。その場合には、特開平5-66413に開示されている液晶表示装置と同等に、ドライバー回路部7の外側で、ニポキシ樹脂等のシール剤17によって液晶封止(シール)処理をおこない、また、基板1と16の間に、液晶材料18を満たすので、外部から可動イオン等

が侵入することが無く、特別にパッシバーション膜を設ける必要はない。(図3)

【0022】また、接続部分に関しては、バンプを用いる方法の他に、図1(D)に示すように、金の粒9のような導電性粒子を接着部分に拡散させ、これによって、電気的な接觸を得るようにしてよい。粒子の直径は、半導体集積回路2と基板1の間隔よりやや大きくするとよい。(図1(D))このような表示装置の作製順序の概略は、図2に示される。図2はパッシブマトリクス型の表示装置の作製手順を示す。まず、多数の半導体集積回路22が、剥離層を介して支持基板21の上に形成する。(図2(A))

【0023】そして、これを分断して、スティック・クリスタル23、24を得る。得られたスティック・クリスタルは、次の工程に移る前に電気特性をテストして、良品・不良品に選別するといい。(図2(B))次に、スティック・クリスタル23、24の回路の形成された面を、それぞれ、別の基板25、27の透明導電膜による配線のパターンの形成された面26、28上に接着し、電気的な接続を取る。(図2(C)、図2(D))

【0024】その後、本発明の方法によって、ハロゲンを含む気体によって、剥離層をニッティングし、よって、スティック・クリスタル23、24の支持基板をはがし、半導体集積回路29、30のみを前記基板の面26、28上に残す。(図2(E)、図2(F))最後に、このようにして得られた基板を向かい合わせることにより、パッシブマトリクス型表示装置が得られる。なお、面26は、面26の逆の面、すなわち、配線パターンの形成されていない方の面を意味する(図2(G))

【0025】上記の場合には、ニー・スティック・クリスタル(ニー配線を駆動するドライバー回路用のスティック・クリスタル)とカラム・スティック・クリスタル(カラム配線を駆動するドライバー回路用のスティック・クリスタル)を同じ基板21から切りだしたが、別の基板から切りだしてもよいことは言うまでもない。また、図2ではパッシブマトリクス型表示装置の例を示したが、アクティブマトリクス型表示装置でも、同様におこなえることは言うまでもない。さらに、フィルムのような材料を基板として形成される場合は実施例に示した。

#### 【0026】 【実施例】

【実施例1】本実施例は、パッシブマトリクス型液晶表示装置の一方の基板の作製工程の概略を示すものである。本実施例を図4および図5を用いて説明する。図4には、スティック・クリスタル上にドライバー回路を形成する工程の概略を示す。また、図5には、スティック・クリスタルを液晶表示装置の基板に実装する工程の概略を示す。

【0027】スティック・クリスタルの支持基板にはガ

ラス基板を用いた。まず、ガラス基板31上に剥離層として、厚さ3000Åのシリニン膜32を堆積した。シリコン膜32は、その上に形成される回路と基板とを分離する際にニッティングされるので、膜質についてはほとんど問題とされないので、量産可能な方法によって堆積すればよい。さらに、シリニン膜はアモルファスでも結晶性でもよい。

【0028】また、ガラス基板は、ニーニング7059、同1737、NHテクノグラスNA45、同35、日本電気硝子OA2等の無アルカリもしくは低アルカリガラスや石英ガラスを用いればよい。石英ガラスを用いる場合には、そのニストが問題となるが、本発明では1つの液晶表示装置に用いられる面積は極めて小さいので、単位当たりのコストは十分に小さい。

【0029】シリニン膜32上には、厚さ1000Åの酸化珪素膜33を堆積した。この酸化珪素膜は下地膜となるので、作製には十分な注意が必要である。そして、公知の方法により、結晶性の島状シリニン領域（シリコン・アイランド）34、35を形成した。このシリニン膜の厚さは、必要とする半導体回路の特性を大きく左右するが、一般には、薄いほうが好ましかった。本実施例では400～600Åとした。

【0030】また、結晶性シリニンを得るには、アモルファスシリニンにレーザー等の強光を照射する方法（レーザーアニール法）や、熱アニールによって固相成長させる方法（固相成長法）が用いられる。固相成長法を用いる際には、特開平6-244104に開示されるように、ニッケル等の触媒元素をシリニンに添加すると、結晶化温度を下げ、アニール時間を短縮できる。さらには、特開平6-318701のように、一度、固相成長法によって結晶化せしめたシリニンを、レーザーアニールしてもよい。いずれの方法を採用するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定すればよい。

【0031】その後、プラズマCVD法もしくは熱CVD法によって、厚さ1200Åの酸化珪素のゲート絶縁膜36を堆積し、さらに、厚さ5000Åの結晶性シリニンによって、ゲート電極・配線37、38を形成した。ゲート配線は、アルミニウムやタンクスチン、チタン等の金属や、あるいはこれらの珪化物でもよい。さらに、金属のゲート電極を形成する場合には、特開平5-267667もしくは同6-338612に開示されるように、その上面もしくは側面を陽極酸化物で被覆してもよい。ゲート電極をどのような材料で構成するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定すればよい。（図4（A））。

【0032】その後、セルフアライメント的に、イオンドーピング法等の手段によりN型およびP型の不純物をシリニン・アイランドに導入し、N型領域39、P型領域40を形成した。そして、公知の手段で、層間絶縁物（厚

さ5000Åの酸化珪素膜）41を堆積した。そして、これにコントラクトホールを開孔し、アルミニウム合金配線41～44を形成した。（図4（B））

【0033】さらに、これらの上に、バッシベーション膜として、厚さ2000Åの窒化珪素膜46をプラズマCVD法によって堆積し、これに、出力端子の配線44に通じるコントラクトホールを開孔した。そして、スパッタ法によって、インディウム錫酸化物被膜（ITO、厚さ1000Å）の電極47を形成した。ITOは透明の導電性酸化物である。その後、直径約50μm、高さ約30μmの金のバンプ48を機械的にITO電極47の上に形成した。このようにして得られた回路を適当な大きさに分断し、よって、スティック・クリスタルが得られた。（図4（C））

【0034】一方、液晶表示装置の基板49にも、厚さ1000ÅのITOによって電極50を形成した。本実施例では、液晶表示装置の基板としては、厚さ0.3mmのポリニチレン・サルファイル（PES）を用いた。そして、この基板49に、スティックドライバーの基板31を圧力を加えて接着した。このとき、電極47と電極50はバンプ48によって、電気的に接続される。

（図5（A））

【0035】次に熱硬化性の有機樹脂を混合した接着剤51をスティック・クリスタル31と液晶表示装置の基板49の隙間に注入した。なお、接着剤は、スティック・クリスタル31と液晶表示装置の基板49を圧着する前に、いずれかの表面に塗布しておいてよい。

【0036】そして、120℃の窒素雰囲気のオーブンで、15分間処理することにより、スティック・クリスタル31と基板49との電気的な接続と機械的な接着を完了した。なお、完全な接着の前に、電気的な接続が不十分であるか否かを、特開平7-14880に開示される方法によってテストした後、本接着する方法を採用してもよい。（図5（B））

【0037】このように処理した基板を、三フッ化塩素（CF<sub>3</sub>）と窒素の混合ガスの気流中に放置した。三フッ化塩素と窒素の流量は、共に500scmとした。反応圧力は1～10Torrとした。温度は室温とした。三フッ化塩素等のハロゲン化物は、シリニンを選択的にニッティングするが、酸化物（酸化珪素やITO）はほとんどニッティングせず、アルミニウムも表面に安定な酸化物被膜を形成すると、その段階で反応が停止するので、ニッティングされない。

【0038】本実施例では、三フッ化塩素に侵される可能性のある材料は、剥離層（シリニン）32、シリニン・アイランド34、35、ゲート電極37、38、アルミニウム合金配線41～44、接着剤51であるが、このうち、剥離層と接着剤以外は外側に酸化珪素等の材料が存在するため、三フッ化塩素が到達できない、実際にには、図5（C）に示すように、剥離層32のみが選択的

にエッチングされ、空孔 5'2'が形成された。(図 5 (C))

【0039】さらに、経過すると剥離層は完全にエッチングされ、下地膜の底面も 3'が露出し、スティック・クリスタルの基板 3'1を半導体回路と分離することができた。三塩化フッ素によるエッチングでは、下地膜の底面でエッチングが停止するので、該底面 3'は極めて平坦であった。(図 5 (D)) このようにして、液晶表示装置の一方の基板への半導体集積回路の形成を終了した。このようにして得られる基板を用いて、液晶表示装置が完成される。

【0040】〔実施例2〕本実施例は、フィルム状のパッシブマトリクス型液晶表示装置を連続的に形成する方法(ニール・トゥー・コール法)に関するものである。図6に本実施例の生産システムを示す。フィルム状の液晶表示装置を得るための基板材料としては、PES(ポリニチレンサルファイル)、PC(ポリカーボネート)、ポリイミドから選ばれたものを用いればよい。PET(ポリニチレンテレフタレート)、PEN(ポリニチレンナフタレート)は、多結晶性のプラスチックであるため、特に偏光に用いて表示をおこなう液晶材料には用いることが適切でなかった。

【0041】図6に示すシステムは、液晶電気光学装置を構成する基板として、カラーフィルターの設けられた基板を作製する流れ(図の下側)と、その対向基板を作製する流れ(図の上側)とに大別される。まず、カラーフィルター側基板の作製工程について説明する。

【0042】コール7'1に巻き取られているフィルムに、印刷法により、その表面にRGBの3色のカラーフィルタを形成する。カラーフィルタの形成は、3組のコール7'2によっておこわれる。なお作製する液晶表示装置がモノクロの場合は、この工程は不要である。(工程「カラーフィルター印刷」)

【0043】さらに、コール7'3によって、オーバーニート剤(平坦化膜)を印刷法によって形成する。オーバーニート剤は、カラーフィルタの形成によって凹凸となった表面を平坦化するためのものである。このオーバーニート剤を構成する材料としては、透光性を有する樹脂材料を用いればよい。(工程「オーバーニート剤(平坦化膜)印刷」) 次に、コール7'4を用い、印刷法により必要とするパターンにニードル(カラム)電極を形成する。この印刷法による電極の形成は、導電性のインクを用いておこなう。(工程「電極形成」)

【0044】さらに、コール7'5によって、配向膜を印刷法で形成し(工程「配向膜印刷」)、加熱炉7'6を通過させることによって、配向膜を焼き固める。(工程「配向膜焼成」) さらに、ニール7'7を通過させることによって、配向膜の表面にラビング処理をおこなう。こうして配向処理が完了する。(工程「ラビング」)

【0045】次に、圧着装置7'8によって、基板上にス

ティック・クリスタルを装着し(工程「スティック装着」)、加熱炉7'9を通過させることにより、接着剤が硬化し、接着が完了する。(工程「接着剤硬化」) 本実施例では、剥離層は実施例1と同様にシリコンを用いたので、次に、三フッ化塩素チャンバー8'0(差圧排気して、三フッ化塩素が外部に漏出しないようにしたチャンバー)によって、剥離層をエッチングし、よって、スティック・クリスタルの基板を剥離する。(工程「スティック剥離」)

【0046】その後、スペーサー散布器8'1より、フィルム基板上にスペーサーを散布し(工程「スペーサー散布」)、コール8'2を用いて、シール材を印刷法によって形成する。シール剤は、対向する基板同士を接着するためと、液晶が一対の基板間から漏れ出ないようにするためのものである。なお、本実施例では、半導体回路の厚みを液晶基板間よりも薄くすることにより、図3のように、半導体集積回路の外部がシールされるような構造(特開平5-66413に開示されている)とした。

(工程「シール印刷」)

【0047】この後、液晶滴下装置8'3を用いて液晶の滴下をおこない、液晶層をフィルム基板上に形成する。こうして、カラーフィルター側基板が完成する。以上の工程は、各ニールが回転することにより、連続的に進行していく。次に、対向基板の作製工程を示す。コール6'1から送りだされたフィルム基板上に、コール6'2によって、所定のパターンにカラム(ニードル)電極を形成する。(工程「電極形成」) さらにニール6'3によって、配向膜を印刷法により形成し(工程「配向膜印刷」)、加熱炉6'4を通過させることによって、配向膜を焼き固める。(工程「配向膜焼成」)

【0048】その後、フィルム基板を、コール6'5に通過させることによって、配向処理をおこなう。(工程「ラビング」) 次に、圧着装置6'6によって、基板上にスティック・クリスタルを装着し(工程「スティック装着」)、加熱炉6'7を通過することにより、接着剤が硬化する。(工程「接着剤硬化」) さらに、三フッ化塩素チャンバー6'8によって、スティック・クリスタルの基板を剥離する。この際の条件等については実施例1と同じとした。(工程「スティック剥離」)

【0049】以上の処理を経たフィルム基板はコール6'9を経由して、次のコール8'4に送られる。コール8'4では、カラーフィルター側基板と対向基板を貼り合わせて、セルとする。(工程「セル組」) その後、加熱炉8'5において加熱することにより、シール材を硬化せしめ、基板同士の貼り合わせが完了する。(工程「シール剤硬化」) さらにカッター8'6によって所定の寸法に切断することにより、フィルム状の液晶表示装置が完成する。(工程「分段」)

【0050】

【発明の効果】本発明によって、表示装置の基板の種類

や厚さ、大きさに関して、さまざまなバリエーションが可能となった。例えば、実施例2に示したように、極めて薄いフィルム状の液晶表示装置を得ることもできる。この場合には、表示装置を曲面に合わせて張りつけてよい。さらに、基板の種類の制約が緩和された結果、プラスチック基板のように、軽く、耐衝撃性の強い材料を用いることもでき、携行性も向上する。

【0051】また、ドライバー回路の専有する面積が小さいので、表示装置と他の装置の配置の自由度が高まる。典型的には、ドライバー回路を表示面の周囲の幅数mmの領域に押し込めることが可能であるので、表示装置自体は極めてシンプルであり、ファッショニング性に富んだ製品となり、その応用範囲もさまざまに広がる。このように本発明の工業的価値は極めて高い。

#### 【図面の簡単な説明】

【図1】 本発明による表示装置の断面構造を示す。

【図2】 本発明による表示装置の作製方法の概略を示す。

【図3】 本発明によって作製される1例の表示装置の断面構造を示す。

【図4】 本発明に用いるスティック・クリスタルの作製工程を示す。

【図5】 スティック・クリスタルを基板に接着する工程を示す。

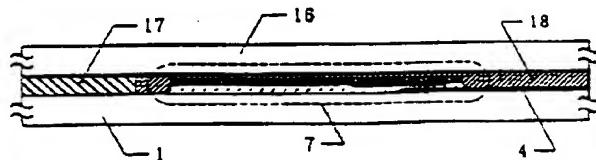
【図6】 フィルム液晶表示装置の連続的製法システムを示す。

#### 【符号の説明】

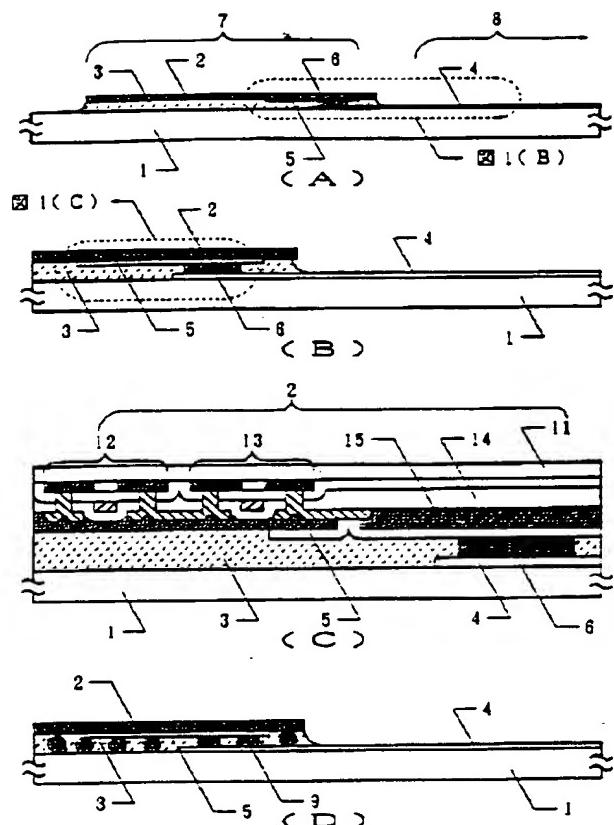
- 1 . . . 液晶表示装置の基板
- 2 . . . 半導体集積回路
- 3 . . . 接着剤
- 4 . . . 液晶表示装置の電極
- 5 . . . 半導体集積回路の電極
- 6 . . . バンプ
- 7 . . . ドライバー回路部
- 8 . . . マトリクス部

- 9 . . . 導電性粒子
- 11 . . . 下地膜
- 12 . . . Nチャネル型TFT
- 13 . . . Pチャネル型TFT
- 14 . . . 層間絶縁物
- 15 . . . パッシベーション膜
- 16 . . . 液晶表示装置の対向基板
- 17 . . . シール剤
- 18 . . . 液晶材料
- 21 . . . スティック・クリスタルを形成する基板
- 22 . . . 半導体集積回路
- 23、24 . . . スティック・クリスタル
- 25、27 . . . 液晶表示装置の基板
- 26、28 . . . 配線パターンの形成されている面
- 29、30 . . . 液晶表示装置の基板上に移されたドライバ回路
- 26 . . . 配線パターンの形成されている面と逆の面
- 31 . . . スティック・クリスタルを形成する基板
- 32 . . . 剥離層
- 33 . . . 下地膜
- 34、35 . . . シリニン・アイランド
- 36 . . . ゲイト絶縁膜
- 37、38 . . . ゲイト電極
- 39 . . . N型領域
- 40 . . . P型領域
- 41 . . . 層間絶縁物
- 42~44 . . . アルミニウム合金配線
- 46 . . . パッシベーション膜
- 47 . . . 導電性酸化物膜
- 48 . . . バンプ
- 49 . . . 液晶表示装置の基板
- 50 . . . 液晶表示装置の電極
- 51 . . . 接着剤
- 52 . . . 空孔
- 53 . . . 下地膜の底面

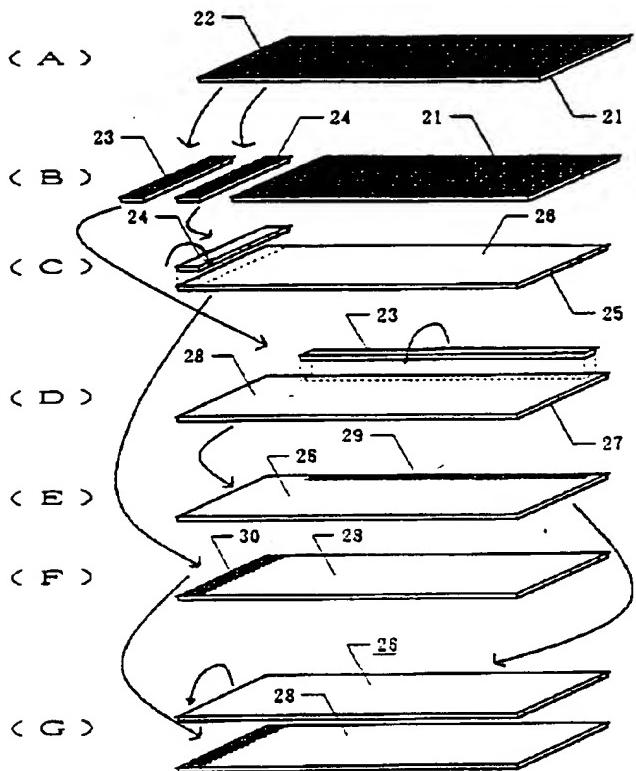
【図3】



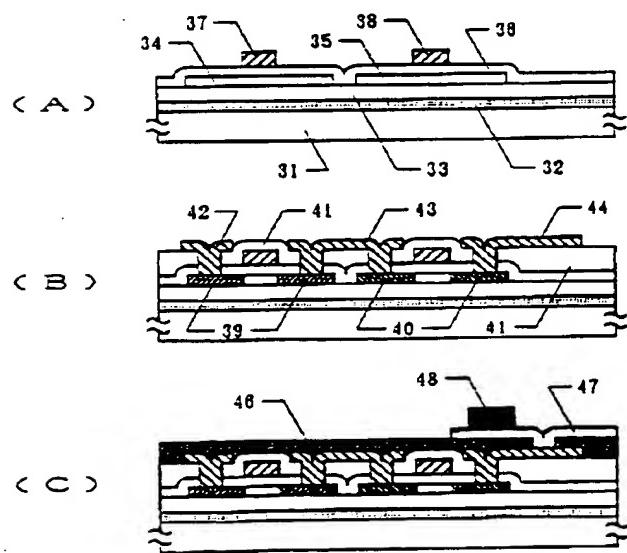
【図1】



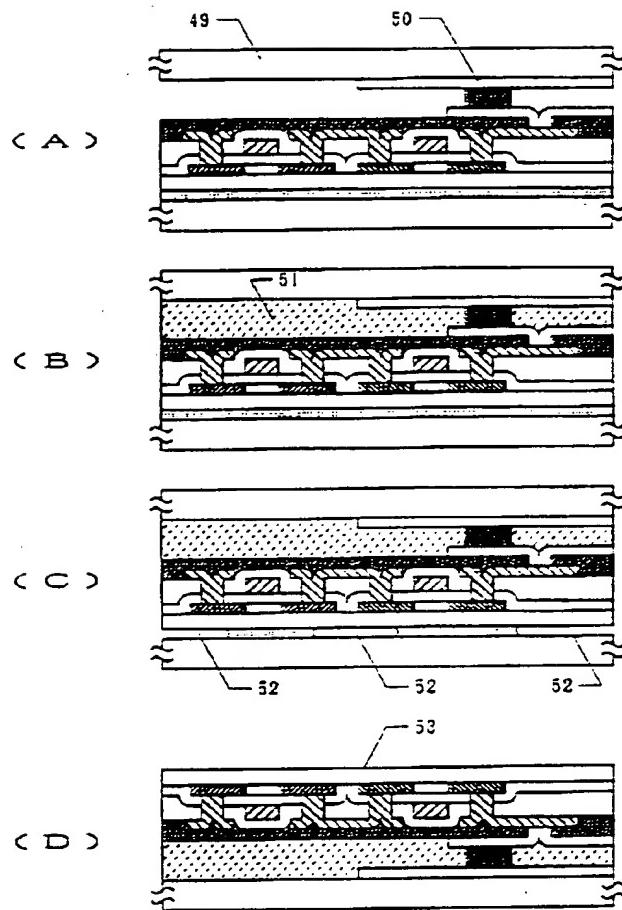
【図2】



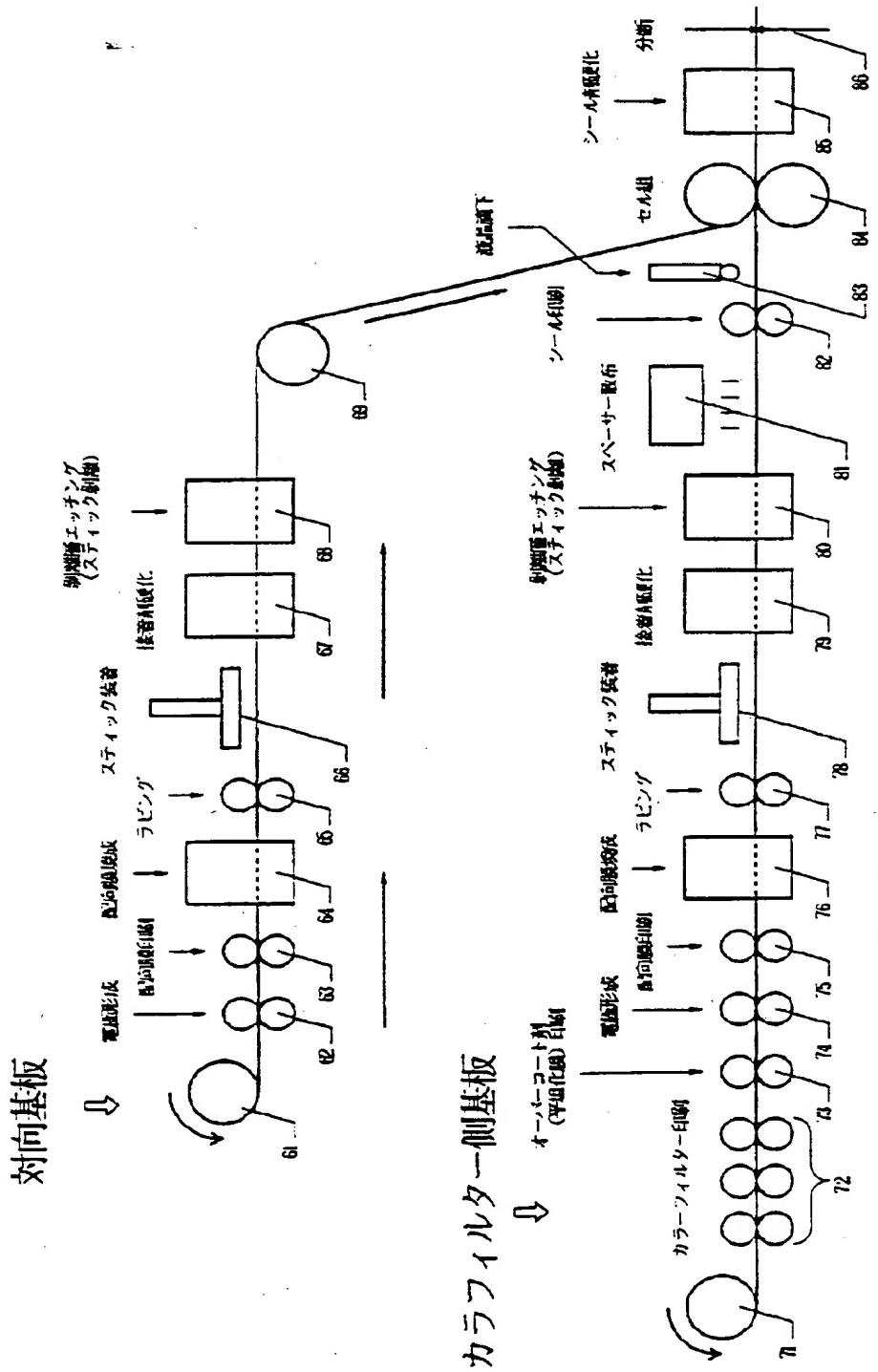
【図4】



【図5】



【図6】



フロントページの続き

(72) 発明者 荒井 康行  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内